

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

JP2000022110 A

METHOD AND SYSTEM FOR HEAT TREATMENT

TOKYO ELECTRON LTD

Inventor(s): HASEBE KAZUhide ; KUMAGAI TAKESHI ; SATO SHOICHI ; MATSUNAGA  
MASANOBU ; KIRYU HIDEKI ; NAKANO TETSUYA ; MIURA KAZUTOSHI

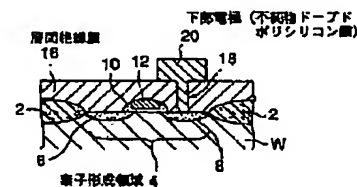
Application No. 10204501 JP10204501 JP, Filed 19980703, A1 Published 20000121 Published  
20000121

**Abstract: PROBLEM TO BE SOLVED:** To prevent adverse effect of trace moisture contained in an interlayer insulation film, or the like, by heating a matter to be treated within a range of temperature higher than a point where moisture is desorbed from an oxide containing a trace of moisture and lower than a point where hydrogen bonded to the surface of a silicon film is desorbed.

**SOLUTION:** A substrate W is subjected to pretreatment in a heat treatment furnace for pretreatment. More specifically, the entire substrate W is heated by a high temperature inert gas for a specified time within a range of temperature higher than a point where moisture is desorbed from an interlayer insulation film 16 containing moisture and lower than a point where hydrogen bonded to a doped silicon film 20 is desorbed. The temperature range is 200-400 - C and moisture is desorbed from the interlayer insulation film 16 containing moisture and discharged. Since the heating temperature is lower than a point where hydrogen bonded to a lower electrode, i.e., the doped polysilicon film 20, is desorbed, previously desorbed moisture is not bonded to the polysilicon film 20 thus blocking formation of an oxide film retarding growth of nucleus crystal.

Int'l Class: H01L027108; H01L0218242 H01L0213065  
H01L02704 H01L021822

MicroPatent Reference Number: 000022101



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-22110  
(P2000-22110A)

(43) 公開日 平成12年1月21日 (2000.1.21)

J1017 U.S. PRO  
10/083416

02/27/02

(51) Int.Cl. <sup>7</sup>	識別記号	F I	マークシート (参考)
H 0 1 L 27/108		H 0 1 L 27/10	6 2 1 B 5 F 0 0 4
21/8242		21/302	N 5 F 0 3 8
21/3065		27/04	C 5 F 0 8 3
27/04			
21/822			

審査請求 未請求 請求項の数 8 F D (全 11 頁)

(21) 出願番号 特願平10-204501

(22) 出願日 平成10年7月3日 (1998.7.3)

(71) 出願人 000219967

東京エレクトロン株式会社  
東京都港区赤坂5丁目3番6号

(72) 発明者 長谷部 一秀

神奈川県津久井郡城山町町屋1丁目2番41号  
東京エレクトロン東北株式会社相模事業所内

(72) 発明者 熊谷 武司

神奈川県津久井郡城山町町屋1丁目2番41号  
東京エレクトロン東北株式会社相模事業所内

(74) 代理人 100090125

弁理士 浅井 章弘

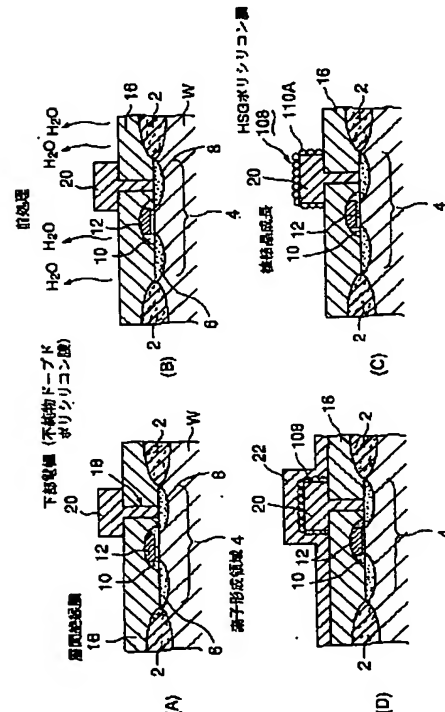
最終頁に続く

(54) 【発明の名称】 熱処理方法及び熱処理システム

(57) 【要約】

【課題】 絶縁膜中の水分が悪影響を及ぼすことを防止して、例えばHSGポリシリコン膜を効果的に形成することができる熱処理方法を提供する。

【解決手段】 水分を含む酸化膜上に部分的に形成されている不純物ドーパドシリコン膜を有する被処理体に対してシリコンの核形成を行なってポリシリコン膜を形成するための熱処理を施すに際して、前記熱処理の直前に、前記被処理体を、前記水分を含む酸化膜から水分が脱離する温度以上であって、前記ドーパドシリコン膜の表面に結合する水素が脱離する温度以下の温度範囲で加熱して前処理するようにする。これにより、例えばHSGポリシリコン膜を効果的に形成するようにする。



## 【特許請求の範囲】

【請求項 1】 微量な水分を含む酸化膜上に部分的に形成されているシリコン膜を有する被処理体に対して所定の熱処理を施すに際して、前記熱処理の直前に、前記被処理体を、前記微量な水分を含む酸化膜から水分が脱離する温度以上であって、前記シリコン膜の表面に結合する水素が脱離する温度以下の温度範囲で加熱して前処理するようにしたことを特徴とする熱処理方法。

【請求項 2】 前記シリコン膜が不純物ドーパドシリコン膜であり、前記所定の熱処理はシリコンの核形成を行なってポリシリコン膜を形成するための熱処理であることを特徴とする請求項 1 記載の熱処理方法。

【請求項 3】 前記温度範囲は、200～400℃であることを特徴とする請求項 1 または 2 記載の熱処理方法。

【請求項 4】 前記シリコン膜は、キャパシタの一方の電極であることを特徴とする請求項 1 乃至 3 のいずれかに記載の熱処理方法。

【請求項 5】 前記水分を含む酸化膜は、TEOS (Tetra-Ethoxy-Ortho-Silane) により成膜した CVD シリコン酸化膜) 或いは BPSG (Boron-Phosphorus-silicate-Glass) により形成されるシリコン酸化膜であることを特徴とする請求項 1 乃至 4 のいずれかに記載の熱処理方法。

【請求項 6】 被処理体に対して所定の熱処理を施すための熱処理装置と、この熱処理装置に連通及び遮断可能に接続されて、前記被処理体をこの被処理体に形成されている薄膜の特性に対応した所定の温度範囲内で加熱して前処理を行なう前処理用熱処理装置とを有することを特徴とする熱処理システム。

【請求項 7】 前記熱処理装置は、複数の被処理体を一度に熱処理する縦型の熱処理部と、この熱処理部の下方に設けられて前記前処理用熱処理装置との間で前記被処理体の搬入搬出を行なう搬出入部とよりなることを特徴とする請求項 6 記載の熱処理システム。

【請求項 8】 前記前処理用熱処理装置は、複数枚の被処理体を収容し得る耐熱性のカセット容器と、加熱ガスを導入するための加熱ガス導入口と、内部雰囲気気を排気するガス排気口とを有していることを特徴とする請求項 6 または 7 記載の熱処理システム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、熱処理方法及び熱処理システムに係り、特にキャパシタの電極の形成時、ポリシリコンのコンタクト形成時、メタル配線時、エピタキシャル形成時に用いるのに適する熱処理方法及び熱処理システムに関する。

## 【0002】

【従来の技術】 一般に、IC等の半導体集積回路を形成

するためには、半導体ウエハやガラス基板等の表面に、成膜処理、エッチング処理、熱拡散処理、酸化処理等を多数回繰り返して行なうことによって所望のトランジスタ素子、抵抗素子、キャパシタ等を高密度に集積形成するようになっている。近年、特に、半導体装置の高集積化にともなって、各素子自体の微細化も一層進む傾向にある。例えば DRAM 等の記憶装置にあっては各セルの占有面積は微細化傾向によって益々小さくなるが、十分な容量値を確保するためには、占有面積が小さくなくてもキャパシタ電極間の絶縁層の厚さを薄くする、もしくはこの誘電体の比誘電率を大きくすればよいが、この絶縁層の厚さを薄くすると絶縁性が劣化し、材質を高誘電体とするにも種々の技術的な問題があるのが現状である。

【0003】そこで、特開平 5-304273 号公報や特開平 7-221034 号公報等に開示されているように、キャパシタの電極表面に、表面が微細に凹凸状になされた HSG (Hemispherical Grained) ポリシリコン膜を形成して微細な占有面積でも容量値に寄与する実質的な表面積を 2～3 倍に増加させることが行なわれている。この HSG ポリシリコン膜の形成について図 7 及び図 8 を参照して説明する。図 7 は半導体集積装置に形成される一般的なキャパシタの一例を示す拡大断面図、図 8 は HSG ポリシリコン膜の従来の形成工程を説明するための説明図である。

【0004】図 7 に示すように被処理体である例えばシリコン単結晶よりなる半導体基板 W の表面には、例えば  $\text{SiO}_2$  よりなるチャネルストッパ 2 により囲まれて素子形成領域 4 が形成されており、この領域 4 内にドレイン 6、ソース 8 及びこれらの間にゲート酸化膜 10 を介してゲート電極 12 をそれぞれ設けることによってスイッチング素子 14 を形成している。そして、この基板表面全体を覆って TEOS (Tetra-Ethyl-Ortho-Silicate) を用いて成膜した CVD シリコン酸化膜或いは BPSG (Boron-Phosphorus-silicate-Glass) により低温酸化膜として例えば  $\text{SiO}_2$  よりなる層間絶縁膜 16 を形成し、この層間絶縁膜 16 にソース 8 まで届くコンタクトホール 18 を形成し、更に、このコンタクトホール 18 を例えば CVD によりリンドープの非晶質シリコンで埋め込みつつ層間絶縁膜 16 上に非晶質シリコン膜を形成して、このシリコン膜をパターンニングすることによりキャパシタの下部電極 20 を形成する。そして、この下部電極 20 を覆って容量絶縁膜 22 及び上部電極 24 を順次パターンニング形成することによりキャパシタ 26 を形成している。

【0005】この場合、電極表面の実質的な面積を拡大するために下部電極 20 の表面に前述した HSG ポリシリコン膜を形成するには、図 8 (A) に示すようにキャパシタ 26 の下部電極 20 を形成したならば、シラン ( $\text{SiH}_4$ ) 或いはジシラン ( $\text{Si}_2\text{H}_6$ ) の雰囲気下

で例えば 540℃以上の高温の熱処理を行ない、これにより図 8 (B) に示すように電極表面にシリコンの核結晶 28 を付着形成してこれを成長拡大させることにより多数の半球状のポリシリコン膜を得るようにしている。

#### 【0006】

【発明が解決しようとする課題】ところで、HSG ポリシリコン膜を形成するために高温の熱処理を行なう際、低温絶縁膜である層間絶縁膜 16 中に含まれる水分が膜中から脱離することは避けられず、この水分がポリシリコンよりなる下部電極 20 と反応して、この下部電極 20 の表面に  $\text{SiO}_2$  膜 30 が付着する現象が生じてしまう。この  $\text{SiO}_2$  膜 30 は、基板側からのシリコン吸い上げを阻害して表面に付着する核結晶 28 の成長を抑制するように作用し、このため核結晶 28 の成長が阻害されて下部電極 20 の表面積を十分に拡大することができない、という問題があった。

【0007】このため、下部電極 20 であるリンドープポリシリコン膜を形成する前に、前処理として基板 W を高温で熱処理して層間絶縁膜 16 から予め水分を脱離させてしまうことも行なわれているが、この場合には、高温熱処理後に下部電極の形成及びパターニングをした後にウェット洗浄が必要であり、このウェット洗浄時にポリシリコン膜が再度水分を吸収してしまうので十分な効果を期待することができない。また、上述したように層間絶縁膜から水分が脱離してこの水分がシリコンと結合して特性上の悪影響を及ぼす  $\text{SiO}_2$  膜を形成する現象は、上記した HSG ポリシリコン膜の形成時のみならず、ポリシリコンのコンタクトの形成時、メタル配線の形成時、エピタキシャル膜の形成時にも同様に発生していた。本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものである。本発明の目的は、層間絶縁膜等に含まれる微量な水分による悪影響をなくすることができる熱処理方法及び熱処理システムを提供することにある。また、本発明の他の目的は、HSG ポリシリコン膜を効果的に形成することができる熱処理方法及び熱処理システムを提供することにある。

#### 【0008】

【課題を解決するための手段】本発明者は、特に、HSG ポリシリコン膜の生成メカニズムについて鋭意研究した結果、層間絶縁膜から水分が脱離する温度と電極ポリシリコン膜から水素が脱離する温度とが僅かに異なっている、という知見を得ることにより、本発明に至ったものである。すなわち、請求項 1 に規定する方法発明は、微量な水分を含む酸化膜上に部分的に形成されているシリコン膜を有する被処理体に対して所定の熱処理を施すに際して、前記熱処理の直前に、前記被処理体を、前記微量な水分を含む酸化膜から水分が脱離する温度以上であって、前記シリコン膜の表面に結合する水素が脱離する温度以下の温度範囲で加熱して前処理するようにしたものである。これにより、適正に温度制御された加熱前

処理により水分を含む酸化膜からは水分が脱離されてしまい、しかも、この脱離した水分は、この前処理温度ではシリコン膜が安定していて結合水素が脱離せず、この結果、特性に悪影響を与えるシリコン酸化膜が形成されることを防止できる。

【0009】また、請求項 2 に規定するように、前記シリコン膜が不純物ドーパドシリコン膜であり、前記所定の熱処理はシリコンの核形成を行なってポリシリコン膜を形成するための熱処理としてもよい。この場合にも、この適正に温度制御された加熱前処理により水分を含む酸化膜からは水分が脱離されてしまい、しかもこの脱離した水分は、この前処理温度ではドーパドシリコン膜が安定していることから、このシリコン膜と結合して核結晶の成長を阻害するシリコン酸化膜が形成されることもない。従って、この前処理に引き続いて行なわれるドーパドシリコン膜上におけるシリコンの核形成を効率的に且つ迅速に行なうことが可能となり、表面に凹凸があつて表面積の大きなポリシリコン膜を形成することができる。この場合、前処理時の温度範囲は、200～400℃の範囲内が適切である。また、上述のようなドーパドシリコン膜は、例えば半導体基板上にキャパシタを形成する時の一方の電極として用いることができる。更に、上記水分を含む酸化膜は、例えば TEOS や BPSG により形成されるシリコン酸化膜よりなる。更には、この方法は、シリコン核形成を行なう場合のみならず、ポリシリコンのコンタクトの形成時、メタル配線の形成時、エピタキシャル膜の形成時にも適用できる。

【0010】また、請求項 6 に規定するシステム発明は、被処理体に対して所定の熱処理を施すための熱処理装置と、この熱処理装置に連通及び遮断可能に接続されて、前記被処理体をこの被処理体に形成されている薄膜の特性に対応した所定の温度範囲内で加熱して前処理を行なう前処理用熱処理装置とを有するように構成したものである。

【0011】これにより、上記前処理を前処理用熱処理装置で行ない、実際のシリコンの核結晶を成長させてポリシリコン膜を形成する熱処理を熱処理装置で行なう。この場合、熱処理装置で熱処理を行なって入る時に、待機中の被処理体に対して前処理を行なうようにすれば、前処理のために別途時間を確保する必要もなく、効率的に一連の熱処理を行なうことができる。また、この熱処理装置としては、前記熱処理装置は、複数の被処理体を一度に熱処理する縦型の熱処理部と、この熱処理部の下方に設けられて前記前処理用熱処理装置との間で前記被処理体の搬入搬出を行なう搬出入部とよりなる装置を用いることができ、いわゆる縦型のバッチ処理炉に採用することができる。

#### 【0012】

【発明の実施の形態】以下に、本発明に係る熱処理方法及び熱処理システムの一実施例を添付図面に基づいて詳

述する。図1は本発明の熱処理システムを示す概略構成図、図2は本発明方法を説明するための工程図、図3はシリコンの核結晶が成長する状態を模式的に示す図、図4はTEOSの $\text{SiO}_2$ からの水分の脱離とポリシリコン膜からの水素の脱離の温度依存性を示すグラフである。本実施例においては、キャパシタの一方の電極であるリンドープ非結晶シリコン膜の表面にシリコン核結晶(HSG)を形成する場合を例にとって説明する。

【0013】まず、熱処理システムについて説明すると、図1に示すようにこの熱処理システム32は、成膜や熱拡散等の高温の熱処理を行なうことができる熱処理装置34と、本発明の前処理を行なう前処理用熱処理装置36とにより主に構成されている。この熱処理装置34は、複数の被処理体である例えばシリコン製の半導体基板Wを一度に熱処理する縦型の熱処理部38と、この下方に設けられて上記前処理用熱処理装置36との間で半導体基板Wの搬入搬出を行なう搬出入部40とにより構成されている。上記熱処理部38は、例えば耐熱性の石英により形成された処理容器42を有しており、この処理容器42は、下端が開放された有天井の外筒44とこの内側に所定の間隔を隔てて同心状に配置された円筒体状の内筒46により構成されて2重管構造になされている。この外筒44の外側には、加熱ヒータ48を配置して全体として加熱炉を形成しており、内部に收容される半導体基板を所定の温度に加熱し得るようになっている。

【0014】この処理容器42の下部側壁には、上記外筒44と内筒46との間に処理ガスを導入するためのガス導入ノズル49及び内筒46側から処理容器42内の雰囲気気を真空引きするための排気ノズル50がそれぞれ設けられている。25〜150枚程度の半導体基板Wは、例えば石英製のウエハポート52に上下方向に多段に略等ピッチで支持されており、このウエハポート52は、搬出入部40内に收容されている、例えばボールネジ等よりなる昇降機構54により昇降される支持アーム56の先端に支持されている。具体的には、支持アーム56の先端には、上記処理容器42の下端開口部を気密にシールする円板状のキャップ部58を設け、この上に、例えば石英製の保温筒60を介して上記ウエハポート52を載置している。従って、昇降機構54を駆動させることにより半導体基板Wを支持しているウエハポート52を処理容器42に対してその下方よりロード及びアンロードできるようになっている。

【0015】この搬出入部40の筐体62は、例えばステンレススチール等により形成されており、その一側壁には内部に $\text{N}_2$ 等の不活性ガスを導入するガス入口64が設けられ、底部には内部雰囲気気を真空排気するガス出口66が設けられる。また、この搬出入部40内には、例えばボールネジよりなる昇降機構68が設けられ、この昇降機構68には旋回及び水平方向へ伸縮可能になさ

れた移載アーム70が昇降可能に設けられる。そして、この移載アーム70と対向する側壁に開閉可能になされたゲートバルブ72を介して比較的小容量の前記前処理用熱処理装置36が連結されている。

【0016】この前処理容器熱処理装置36の筐体74は、例えばステンレススチールにより形成されており、その底部には、例えばボールネジ等の昇降機構76の先端に固定された載置台78が昇降可能に設けられており、この載置台78に、半導体基板Wを複数枚、例えば25枚程度收容することができる耐熱性材料である例えば石英製の耐熱カセット80が載置されている。また、この筐体74の天井部には、加熱ガス導入口82が設けられており、このガス導入口82には途中に開閉弁84を介設したガス導入通路86が接続されている。このガス導入通路86には、内部に熱交換器88を收容し、その外側に覆うようにして設けたガス加熱ヒータ90を配置してなるガス加熱機構92が設けられる。このガス加熱ヒータ90は、温度制御が可能になされており、流量制御されて供給される不活性ガス、例えば $\text{N}_2$ ガス等を所定の温度に加熱して前処理熱処理装置36内へ供給できるようになっている。尚、不活性ガスとしては、 $\text{N}_2$ ガスの他に、ArガスやHeガスを用いてもよい。そして、この筐体74の天井部には、内部の水分量を検出するために、例えば質量分析器よりなる水分検出器91が設けられている。

【0017】また、筐体74の底部には、ガス排気通路94に接続されたガス排気口96が設けられている。そして、このガス排気口96には、開閉弁98及び真空ポンプ100が介設されており、内部雰囲気気を真空引きできるようになっている。そして、筐体74の他方の側壁には、外側の大気との間を開閉するゲートバルブ102が設けられており、この外側には、旋回及び伸縮可能になされた搬送アーム104が設けられている。そして、この搬送アーム104により外側に設けたカセット106と前処理用熱処理装置36内の耐熱性カセット80との間で開放されたゲートバルブ102を介して半導体基板Wの受け渡しを行なうようになっている。

【0018】次に、以上ように構成された熱処理システムに基づいて行なわれる本発明方法について説明する。まず、半導体基板Wの全体的な流れについて説明すると、未処理の半導体基板Wは、外部のカセット106内に收容されており、この複数枚の基板Wは、開放されたゲートバルブ102を介して搬送アーム104により前処理用熱処理装置36内の耐熱カセット80内へ移載乃至搬送される。搬送に際しては、カセット80を載置した載置台78を間欠的に上昇、或いは降下させつつ基板Wをカセット80内に多段に收容する。外部のカセット106内の基板の搬送が完了したならば、ゲートバルブ102を閉じてこの筐体74内を密閉状態とし、次に、本発明方法の特徴とする前処理を行なう。

【0019】まず、加熱機構 92 により所定の温度、後述するように例えば 200~400℃の範囲内に加熱した  $N_2$  等の不活性ガスを、ガス導入通路 86 を介して搬送し、この高温不活性ガスを筐体天井部に設けた加熱ガス導入口 82 から筐体 74 内へ導入する。これと同時にガス排気口 96 からはガス排気通路 94 を介して内部雰囲気を排気し、内部を例えば常圧程度に維持している。この内部圧力は基板 W を加熱昇温できる圧力ならば特に限定されるものではない。このようにして、加熱不活性ガスを供給することにより、基板 W は上記した 200~400℃の温度範囲に所定時間維持され、前処理が行なわれる。この前処理により、後述するように基板表面の酸化膜から水分を脱離させることができる。

【0020】また、この前処理は、先行する他の基板が熱処理装置 34 内にて成膜されているのを待つ間に行なわれるので、前処理のための時間を別途確保する必要もなく、効率的に行なうことができる。前処理の終点は、処理時間で管理してもよいが、水分検出器 91 の水分検出値が所定の値よりも小さくなった時点を終点としてもよい。このようにして、前処理が終了したならば、加熱不活性ガスの供給を停止すると共にこの筐体 74 内の雰囲気真空排気し、熱処理装置 34 内と同じ所定の真空度になったならば、ゲートバルブ 72 を開放してこの筐体 74 と搬出入部 40 の筐体 62 とを連通する。

【0021】次に、搬出入部 40 内の移載アーム 70 を伸縮、旋回及び昇降移動させつつ耐熱カセット 80 内の全ての前処理済み基板 W を搬出入部 40 内で待機中のウエハポート 52 へ順次移載し、これを多段に支持させる。このようにして移載が完了したならば、昇降機構 54 を駆動することによってウエハポート 52 を上昇させ、これを予め所定の温度に昇温されている処理容器 42 内へその下端開口部から挿入乃至ロードし、この下端開口部をキャップ部 58 により気密に密閉する。このように基板 W のロードが終了したならば、加熱ヒータ 48 からの供給熱量を大きくして基板 W を加熱昇温して、これを所定のプロセス温度に維持しつつガス導入ノズル 49 から例えばシラン等の所定のプロセスガスを所定の流量で供給し、内部圧力も真空引きすることによって、所定のプロセス圧力に維持し、熱処理、すなわち、シランを流しシリコンの核結晶を付着形成して更にこれを成長させてシリコン膜を成膜する。このようにして、所定の熱処理が終了したならば、前述した操作と逆の操作を行なって、処理済みの基板 W を搬出入部 40 及び前処理用熱処理装置 36 を経てシステム外へ排出する。

【0022】さて、次に以上説明したような基板の流れに沿って行なわれる処理について説明する。図 2 は本発明方法の工程図を示しており、図 7 に示す部分と同一構成部分については同一符号を付す。まず、外部カセット 106 内に収容されている未処理の基板 W の表面は、図 2 (A) に示すようになっており、その前段階までに下

部電極 20 までが形成されている。図 2 (A) において、2 は基板 W の表面に形成された例えば  $SiO_2$  よりなるチャネルストッパであり、内側に素子形成領域 4 を形成している。この領域 4 内には、ドレイン 6、ソース 8 及びこれらの間にゲート酸化膜 10 を介してゲート電極 12 をそれぞれ設けることによってスイッチング素子 14 を形成している。16 は、スイッチング素子 14 を含む基板 W の表面全体を覆った層間絶縁膜 16 であり、これは例えば TEOS 等により低温酸化膜として形成される  $SiO_2$  よりなり、この  $SiO_2$  中にはかなりの水分が含まれることになる。

【0023】そして、層間絶縁膜 16 を貫通するコンタクトホール 18 を介してソース 8 に接続される下部電極 20 は例えば CVD によりリンドープの非晶質シリコンよりなり、この下部電極 20 がキャパシタの一方の電極を形成することになる。さて、このように形成されている基板 W は、前処理用熱処理装置 36 内において、図 2 (B) に示すように前処理が施される。具体的には、前述のように高温に加熱された不活性ガスによりこの基板全体を所定の温度範囲、すなわち水分を含む上記層間絶縁膜 (酸化膜) 16 から水分が脱離する温度以上であって、ドープドシリコン膜、すなわち下部電極 20 に結合する水素が脱離する温度以下の温度範囲で所定の時間だけ加熱する。この温度範囲は、具体的には 200~400℃の範囲内であり、これにより水分を含む層間絶縁膜 16 からは水分が脱離して放出されることになる。また、この時の加熱温度は下部電極である不純物ドープドポリシリコン膜 20 から水素が脱離しないような温度であるので、先に脱離した水分がポリシリコン膜 20 と結合することではなく、この表面に核結晶の成長の妨げとなる酸化膜が形成されることを阻止できる。この時のプロセス圧力は常圧程度でよいが、基板自体を迅速にプロセス温度まで加熱し得る圧力ならば、これに限定されない。

【0024】このようにして、所定時間だけ前処理を行なって十分に水分を脱離させたならば、この基板 W を熱処理装置 34 の熱処理部 38 へ導入し、下部電極 20 である不純物ドープドシリコン膜の表面にシリコンの核結晶を付着形成させてこれを成長させる。この時のプロセス温度は、従来と同じ、例えば 500~600℃程度であり、処理ガスとして所定量のシラン ( $SiH_4$ ) 或いはジシラン ( $Si_2H_6$ ) を流す。また、プロセス圧力は、 $SiH_4$  の分圧で  $2 \times 10^{-3} \text{ Torr}$  以下である。これにより、核結晶は、成長して表面に凹凸のある HSG ポリシリコン膜 108 を形成する。この際、前述したように、下層の水分を含む層間絶縁膜 16 からはほとんど水分が脱離しないので、下部電極表面に核結晶の成長を阻害する酸化膜が発生せず、凹凸が激しくてその表面積が適正に大きくなった HSG ポリシリコン膜 108 を形成することが可能となる。



【0025】図3はシリコンの核結晶が成長して推移していく状態を示している。不純物として例えばリンPを含む非晶質シリコン膜（下部電極）20は、その表面において水素（H）で終端しており、基板表面にまず微細な核結晶110が付着すると、水素が脱離した周囲のシリコンSiがこの核結晶110に引き寄せられて吸着し、次第に大きく成長して半球状の核結晶110Aへと成長して行くことになる。このように成長した半球状の核結晶110Aが図2（C）に示すように下部電極20の表面に形成されて、全体としてポリシリコン膜108となる。このように核結晶の成長を完了してポリシリコン膜108の成膜が完了したならば、この同じ熱処理装置で或いは、この熱処理システムとは別の熱処理装置で、図2（D）に示すように $\text{SiO}_2$ 等よりなる絶縁膜を形成することにより容量絶縁膜22を形成し、更に、図7に示すようにパターンニングされた上部電極24を形成することによりキャパシタを製造する。

【0026】このように、下部電極20の表面に凹凸の激しいHSGポリシリコン膜108を形成したので、個々のキャパシタのセルの占有面積が微小でも、その数倍の面積をキャパシタとして稼ぐことができる。すなわち、セルの占有面積が小さくても、容量の大きなキャパシタを製造することができる。ここで、前処理における適正な温度範囲について検討する。図4は $\text{TEOS-SiO}_2$ 中からの水分（ $\text{H}_2\text{O}$ ）の脱離とポリシリコン膜からの水素（H）の脱離の温度依存性を示すグラフであり、曲線Aは $\text{TEOS-SiO}_2$ の水分脱離曲線を示し、曲線Bはポリシリコン膜からの水素脱離曲線を示している。このグラフの曲線Bから明らかなように、水素の脱離は略400℃と略500℃でピークとなっており、これに対して曲線Aから明らかなように略200℃程度で水素の脱離が増加して360℃程度でピークを示している。

【0027】従って、前述のように酸化膜（TEOS）から水分が脱離する温度以上であって、ドーブドシリコン膜に結合する水素が脱離する温度以下の範囲としては、200～400℃の範囲が適切であり、特に250～360℃の範囲内が最も好ましいことが判明する。ここで、前処理を行わなかった時の従来のHSGシリコン膜の成膜処理方法による表面と前処理を行なった本発明の熱処理方法による表面の評価を行なったので説明する。

【0028】図5は前処理を行わなかった従来の熱処理方法により形成したHSGシリコン膜を示す電子顕微鏡による図面代用写真、図6は前処理を行なった本発明の熱処理方法により形成したHSGシリコン膜を示す電子顕微鏡による図面代用写真であり、図6（A）は300℃で前処理を1時間行なった時の写真を示し、図6

（B）は400℃で前処理を1時間行なった時の写真を示す。図5に示す写真から明らかなように、前処理を行

わなかった従来の方法では、シリコンの核結晶が微細なままでほとんど成長しないのに対し、図6に示す本発明の場合には、前処理温度が300℃及び400℃の場合であっても共にシリコンの核結晶が大きく成長しており、全体としての表面積が大きくなって良好であることが判明した。

【0029】尚、以上の実施例では前処理を行なう際に、半導体基板を加熱するために加熱ガスを供給するようにしたが、これに限定されず、カセットを載置する載置台に加熱ヒータを設けるなどして基板を加熱するようにしてもよく、その加熱のための手段は問わない。また、本実施例ではキャパシタの一方の電極にHSGシリコン膜を形成する場合を例にとって説明したが、これに限定されず、ポリシリコンのコンタクトの形成時、メタル配線の形成時、エピキシャル膜の形成時等にも適用して下地の酸化膜に含まれていた水分による悪影響をなくすることができる。更に、半導体基板のサイズは、特に限定されず、6インチから、8インチ及び12インチのものすべてに適用することができる。更には、熱処理システムとして縦型のバッチ加熱炉を例にとって説明したが、横型のバッチ加熱炉にも適用でき、更には、バッチ式の加熱炉のみならず、一枚ずつ処理を行なう枚葉式の熱処理装置にも適用することができるのは勿論である。

#### 【0030】

【発明の効果】以上説明したように、本発明の熱処理方法及び熱処理システムによれば、次のように優れた作用効果を発揮することができる。請求項1の方法発明によれば、酸化膜中に含まれる水分を適正な温度でベークアウトして、これが後工程を行なうときに悪影響を及ぼすことを防止することができる。請求項2の方法発明によれば、不純物ドーブドシリコン膜上にシリコンの核形成を行なってポリシリコン膜を形成する際に、その前処理として、水分を含む酸化膜から水分が脱離する温度以上であって、ドーブドシリコン膜に結合する水分が脱離する温度以下の温度範囲で被処理体に前処理を施すようにしたので、この前処理によって酸化膜中から水分をベークアウトして脱離させてしまっており、脱離した水分がドーブドシリコン膜と反応することがない。従って、シリコンの核結晶を成長させる際に、この成長を阻害するシリコン酸化膜が表面に成長することがなくなり、HSGポリシリコン膜を効率的に、且つ迅速に成長させることができる。従って、微細な占有面積にもかかわらず、その表面積、すなわち容量値が大きなキャパシタを得ることが可能となる。

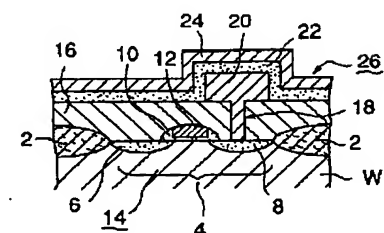
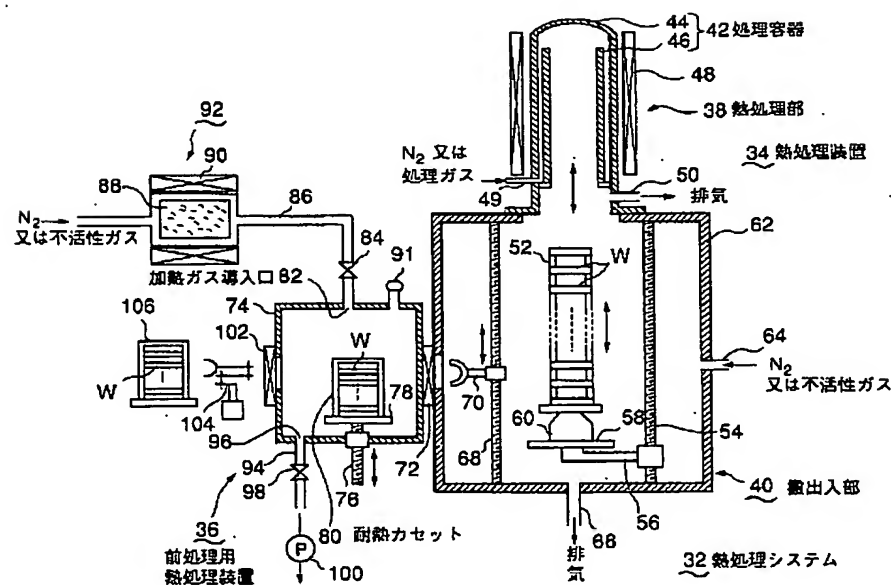
【0031】本発明のシステムによれば、上記した前処理を、被処理体の待機中に前処理用熱処理装置内で行なうことができるので、全体としての熱処理時間を延ばすことなく前処理を行なうことができ、処理効率を低下させることがない。また、前処理用熱処理装置は、縦型の熱処理装置に連結される、いわゆるロードロック室に僅



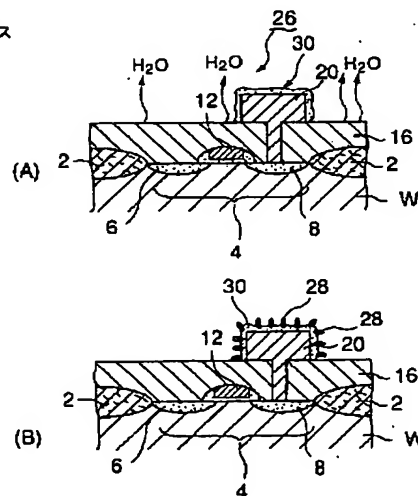
【符号の説明】

- 6 ドレイン
- 8 ソース
- 12 ゲート電極
- 14 スイッチング素子
- 16 層間絶縁膜（水分を含有する酸化膜）
- 20 下部電極（不純物ドーパドシリコン膜）
- 26 キャパシタ
- 32 熱処理システム
- 34 熱処理装置
- 38 熱処理部
- 40 搬出入部
- 42 処理容器
- 74 筐体
- 78 載置台
- 80 耐熱カセット
- 82 加熱ガス導入口
- 88 熱交換器
- 90 ガス加熱ヒータ
- 91 水分検出器
- 92 ガス加熱機構
- 108 HSGポリシリコン膜

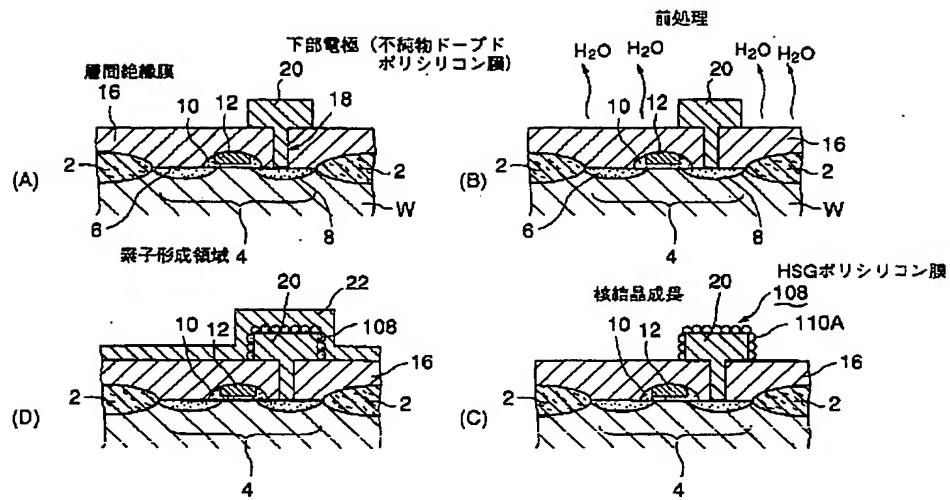
【图7】



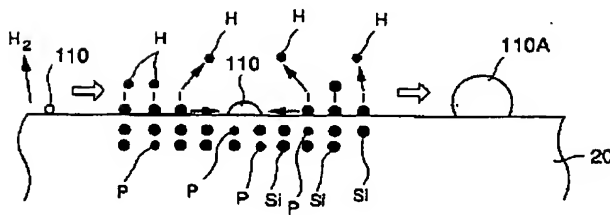
【图8】



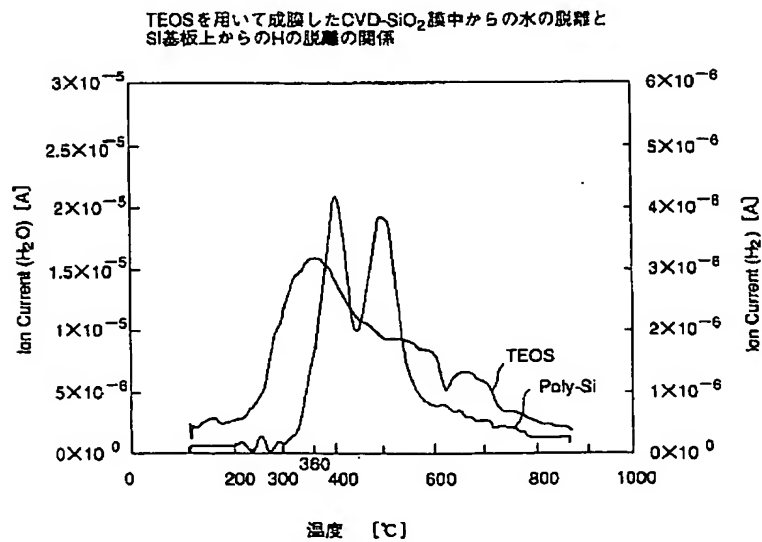
【図 2】



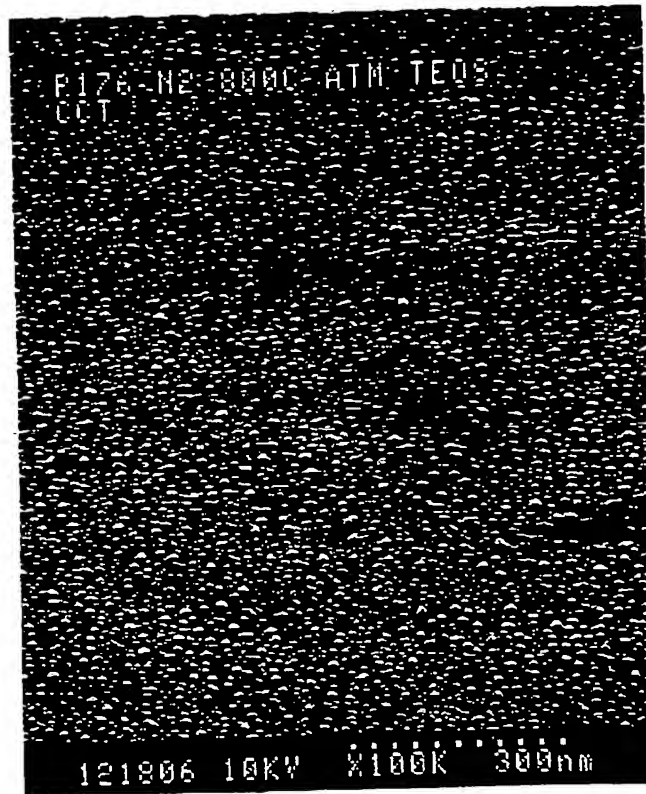
【図 3】



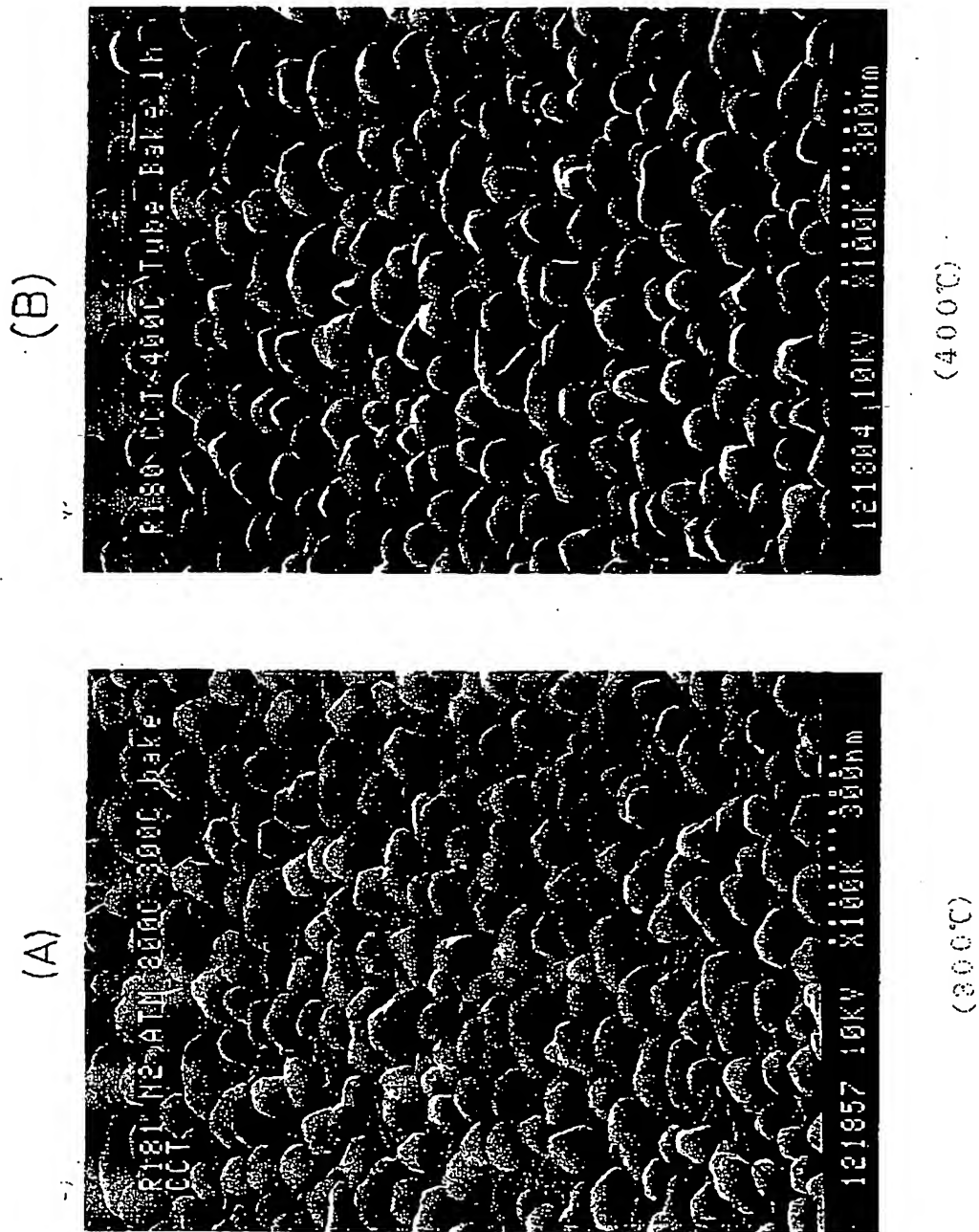
【図 4】



【図5】



【図6】



フロントページの続き

(72)発明者 佐藤 昌一  
神奈川県津久井郡城山町町屋1丁目2番41  
号 東京エレクトロン東北株式会社相模事  
業所内

(72)発明者 松永 正信  
神奈川県津久井郡城山町町屋1丁目2番41  
号 東京エレクトロン東北株式会社相模事  
業所内

(72)発明者 桐生 秀樹  
神奈川県津久井郡城山町町屋 1 丁目 2 番41  
号 東京エレクトロン東北株式会社相模事  
業所内

(72)発明者 仲野 哲也  
神奈川県津久井郡城山町町屋 1 丁目 2 番41  
号 東京エレクトロン東北株式会社相模事  
業所内

(72)発明者 三浦 一敏  
神奈川県津久井郡城山町町屋 1 丁目 2 番41  
号 東京エレクトロン東北株式会社相模事  
業所内

F ターム(参考) 5F004 AA13 BA01 BB26 BB28 CA01  
CA04 FA01  
5F038 AC05 DF05 EZ17  
5F083 AD22 AD62 GA30 JA02 JA32  
JA33 PR12 PR21 PR33